

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Attorney Docket No.: 40296-0052

Applicant: Kye Nam LEE

Confirmation No.:

Appl. No.: Unassigned

Examiner: Unassigned

Filing Date: Concurrently Herewith

Art Unit: Unassigned

Title: METHOD FOR MANUFACTURING MTJ CELL OF MAGNETIC
RANDOM ACCESS MEMORY

CLAIM FOR CONVENTION PRIORITY

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

The benefit of the filing date of the following prior foreign application filed in the following foreign country is hereby requested, and the right of priority provided in 35 U.S.C. § 119 is hereby claimed. In support of this claim, filed herewith is a certified copy of said original foreign application:

Korean Patent Application No. 10-2003-0018920 filed March 26, 2003

Respectfully submitted,

Date:

12/15/03

By

Johnny A. Kumar

Johnny A. Kumar

HELLER EHRMAN WHITE &
MCAULIFFE
1666 K Street, N.W., Suite 300
Washington, DC 20006
Telephone: (202) 912-2000
Facsimile: (202) 912-2020

Attorney for Applicant
Registration No. 34,649
Customer No. 26633



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원 번호 : 10-2003-0018920
Application Number

출원 년 월 일 : 2003년 03월 26일
Date of Application MAR 26, 2003

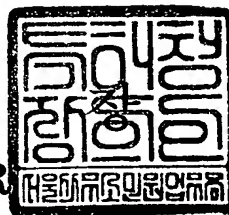
출원인 : 주식회사 하이닉스반도체
Applicant(s) Hynix Semiconductor Inc.



2003 년 10 월 06 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0001
【제출일자】	2003.03.26
【국제특허분류】	H01L
【발명의 명칭】	마그네틱 램의 형성방법
【발명의 영문명칭】	A method for manufacturing of a Magnetic random access memory
【출원인】	
【명칭】	주식회사 하이닉스반도체
【출원인코드】	1-1998-004569-8
【대리인】	
【성명】	이후동
【대리인코드】	9-1998-000649-0
【포괄위임등록번호】	1999-058167-2
【대리인】	
【성명】	이정훈
【대리인코드】	9-1998-000350-5
【포괄위임등록번호】	2003-017011-1
【발명자】	
【성명의 국문표기】	이계남
【성명의 영문표기】	LEE, Kye Nam
【주민등록번호】	621217-1018133
【우편번호】	467-701
【주소】	경기도 이천시 부발읍 아미리 산 136-1
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 이후동 (인) 대리인 이정훈 (인)



1020030018920

출력 일자: 2003/10/13

【수수료】

【기본출원료】 10 면 29,000 원

【가산출원료】 0 면 0 원

【우선권주장료】 0 건 0 원

【심사청구료】 2 항 173,000 원

【합계】 202,000 원

【첨부서류】

1. 요약서·명세서(도면)_1통

**【요약서】****【요약】**

본 발명은 마그네틱 램 (magnetic RAM, 이하에서 MRAM 이라 함) 의 형성방법에 관한 것으로, MRAM 의 자성을 향상시키기 위하여,

롱 레인지 오더 (long range order) 의 고정자화층 표면에 물리적 충돌을 가하여 표면 구조를 숏 레인지 오더 (short range order) 의 비정질 구조로 형성하고 그 상부에 터널장벽층, 자유자화층 및 MTJ (magnetic tunnel junction) 캐핑층을 형성한 다음, MTJ 셀 마스크를 이용한 사진식각공정으로 MTJ 셀을 패터닝함으로써 MRAM 의 특성을 향상시킬 수 있도록 하는 기술이다.

【대표도】

도 2



【명세서】

【발명의 명칭】

마그네틱 램의 형성방법 {A method for manufacturing of a Magnetic random access memory}

【도면의 간단한 설명】

도 1 은 종래기술에 따른 마그네틱 램을 도시한 단면도.

도 2 는 본 발명의 실시예에 따라 형성된 마그네틱 램을 도시한 단면도.

〈도면의 주요 부분에 대한 부호의 설명〉

11,31 : 반도체기판 13,33 : 연결층용 금속층

15,35 : 고정자화층 17,39 : 터널장벽층

19,41 : 자유자화층 21,43 : MTJ 캐핑층

37 : 비정질층

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<8> 본 발명은 마그네틱 램 (magnetic RAM, 이하에서 MRAM 이라 함) 의 형성방법에 관한 것으로, 특히 SRAM 보다 빠른 속도, DRAM 과 같은 집적도 그리고 플래쉬 메모리 (flash memory) 와 같은 비휘발성 메모리의 특성을 갖는 마그네틱 램의 제조 공정을 변화시켜 소자의 전기적 특성을 향상시키는 기술에 관한 것이다.

<9> 대부분의 반도체 메모리 제조 업체들은 차세대 기억소자의 하나로 강자성체 물질을 이용하는 MRAM 의 개발을 실시하고 있다.



- <10> 상기 MRAM 은 강자성 박막을 다층으로 형성하여 각 박막의 자화방향에 따른 전류 변화를 감지함으로써 정보를 읽고 쓸 수 있는 기억소자로서, 자성 박막 고유의 특성에 의해 고속, 저 전력 및 고집적화를 가능하게 할뿐만 아니라, 플래쉬 메모리와 같이 비휘발성 메모리 동작이 가능한 소자이다.
- <11> 상기 MRAM 은 스핀이 전자의 전달 현상에 지대한 영향을 미치기 때문에 생기는 거대자기 저항 (giant magnetoresistive, GMR) 현상이나 스핀 편극 자기투과 현상을 이용해 메모리 소자를 구현하는 방법이 있다.
- <12> 상기 거대자기저항 (GMR) 현상을 이용한 MRAM 은, 비자성층을 사이에 둔 두 자성층의 스핀 방향이 같은 경우보다 다른 경우의 저항이 크게 다른 현상을 이용해 GMR 자기 메모리 소자를 구현하는 것이다.
- <13> 상기 스핀 편극 자기투과 현상을 이용한 MRAM 은, 절연층을 사이에 둔 두 자성층에서 스핀 방향이 같은 경우가 다른 경우보다 전류 투과가 훨씬 잘 일어난다는 현상을 이용하여 자기 투과 접합 메모리 소자를 구현하는 것이다.
- <14> 상기 MRAM 은 하나의 트랜지스터와 하나의 MTJ 셀 (magnetic tunnel junction cell) 로 형성한다.
- <15> 도 1 은 종래기술에 따른 마그네틱 램의 형성방법을 도시한 단면도이다.
- <16> 도 1 을 참조하면, 반도체기판(도시안됨) 상에 하부절연층(11)을 형성한다.
- <17> 이때, 상기 하부절연층(11)은 소자분리막(도시안됨), 리드라인인 제1워드라인과 소오스/드레인이 구비되는 트랜지스터(도시안됨), 그라운드 라인(도시안됨) 및 도전층(도시안됨), 라이트 라인인 제2워드라인(도시안됨)을 형성하고 그 상부를 평탄화시켜 형성한 것이다.



- <18> 상기 도전층은 상기 하부절연층(11)을 통해 상기 반도체기판에 접속되며 상기 하부절연층(11) 상부로 노출되어 구비된 것이다.
- <19> 그 다음, 상기 도전층에 접속되는 연결층용 금속층(13)을 형성한다. 이때, 상기 연결층용 금속층(13)은 W, Al, Pt, Cu, Ir, Ru 및 이들의 조합으로 이루어지는 군에서 선택된 임의의 한가지 금속으로 형성한 것이다.
- <20> 상기 연결층용 금속층(13) 상부에 고정자화층 (magnetic pinned layers)(15)을 형성한다. 이때, 상기 고정자화층(15)은 CO, Fe, NiFe, CoFe, PtMn, IrMn 및 이들의 조합으로 이루어지는 군에서 선택된 임의의 자성물질로 형성한다. 상기 고정자화층(15)은 CMP 방법으로 평탄화된 표면을 갖도록 형성한다. 그러나, 상기 고정자화층(15)은 일정한 그레인 바운더리 (grain boundary)를 갖는 결정성, 즉 롱 레인지 오더 (long range order)의 결정구조를 가져, 후속공정으로 상기 고정자화층(15) 상부에 형성되는 물질은 균일도가 감소하게 된다.
- <21> 상기 고정자화층(15) 상부에 터널장벽층 (tunneling barrier layers)(17)을 형성한다. 이때, 상기 터널장벽층(17)은 절연막으로 형성하며, 상기 고정자화층(15)의 그레인 바운더리가 교차되는 3중점에서 절연막의 두께 균일도가 현저히 감소하여 컬러머 (columnar) 형태로 결정 성장할 경우 상기 터널장벽층(17)의 균일도는 더욱 불안정해지게 된다. ㉠ 부분은 균일도가 매우 불안정한 상태를 도시한다.
- <22> 상기 터널장벽층(17) 상부에 자유자화층 (magnetic free layers)(19)을 순차적으로 형성한다. 이때, 상기 자유자화층(19)은 CO, Fe, NiFe, CoFe, PtMn, IrMn 및 이들의 조합으로 이루어지는 군에서 선택된 임의의 한가지 자성물질로 형성한다.
- <23> 상기 자유자화층(19) 상부에 MTJ 캐핑층(21)을 형성하여 MTJ 물질층을 형성한다.



- <24> 후속공정으로 MTJ 셀 마스크(도시안됨)를 이용한 사진식각공정으로 상기 MTJ 캐핑층(21), 자유자화층(19), 터널장벽층(17) 및 고정자화층(15)을 식각하여 MTJ 셀을 패터닝한다.
- <25> 상기한 바와 같이 종래기술에 따른 마그네틱 램의 형성방법은, 고정자화층의 불균일도로 인하여 터널장벽층(17)의 균일도가 더욱 나빠지므로 그 상부에 형성되는 자유자화층은 더욱 나쁜 균일도를 갖게 되어 자기저항 (magnetic resistance, MR) 및 네일 커플링 (neil coupling) 에 의한 자성 특성이 열화된 MTJ 소자를 형성하게 됨으로써 소자의 특성 및 신뢰성이 저하되는 문제점이 있다.

【발명이 이루고자 하는 기술적 과제】

- <26> 본 발명은 상기한 종래기술의 문제점을 해결하기 위하여,
- <27> 고정자화층의 증착후 표면에 분자량이 큰 이온이나 중성입자를 물리적으로 충돌시켜 결정성을 비정질화시킴으로써 숏 레인지 오더 (short range order) 화된 고정자화층 상에 증착되는 절연막인 터널장벽층의 균일성을 향상시키고 그에 따라 MR 및 네일 커플링의 자성 특성이 향상된 마그네틱 램의 형성방법을 제공하는데 그 목적이 있다.

【발명의 구성 및 작용】

- <28> 상기 목적 달성을 위해 본 발명에 따른 마그네틱 램의 형성방법은,
- <29> 하부절연층을 통하여 반도체기판에 접속되는 연결층용 금속층을 형성하는 공정과,
- <30> 상기 연결층용 금속층 상에 고정자화층을 형성하는 공정과,
- <31> 상기 고정자화층에 물리적 충격을 가하여 상기 고정자화층의 표면에 비정질층을 형성하는 공정과,
- <32> 상기 비정질층 상부에 터널장벽층, 자유자화층 및 MTJ 캐핑층을 적층하는 공정과,



- <33> MTJ 셀 마스크를 이용한 사진식각공정으로 상기 MTJ 캐핑층, 자유자화층, 터널장벽층 및 고정자화층을 식각하여 MTJ 셀을 패터닝하는 공정을 포함하는 것과,
- <34> 상기 물리적 충격은 분자량이 보론 (B) 보다 무거운 이온을 이용하여 실시하거나 인 (P) 또는 비소 (As) 와 같은 중성이온을 이용하여 실시하는 것을 특징으로 한다.
- <35> 이하, 첨부된 도면을 참조하여 본 발명을 상세히 설명하기로 한다.
- <36> 도 2 는 본 발명에 따른 마그네틱 램의 형성방법을 도시한 단면도이다.
- <37> 도 2 를 참조하면, 반도체기판(도시안됨) 상에 하부절연층(31)을 형성한다.
- <38> 이때, 상기 하부절연층(31)은 소자분리막(도시안됨), 리드라인인 제1워드라인과 소오스/드레인이 구비되는 트랜지스터(도시안됨), 그라운드 라인(도시안됨) 및 도전층(도시안됨), 라이트 라인인 제2워드라인(도시안됨)을 형성하고 그 상부를 평탄화시켜 형성한 것이다.
- <39> 상기 도전층은 상기 하부절연층(31)을 통해 상기 반도체기판에 접속되며 상기 하부절연층(31) 상부로 노출되어 구비된 것이다.
- <40> 그 다음, 상기 도전층에 접속되는 연결층용 금속층(33)을 형성한다. 이때, 상기 연결층용 금속층(33)은 W, Al, Pt, Cu, Ir, Ru 및 이들의 조합으로 이루어지는 군에서 선택된 임의의 한가지 금속으로 형성한 것이다.
- <41> 상기 연결층용 금속층(33) 상부에 고정자화층 (magnetic pinned layers)(35)을 형성한다. 이때, 상기 고정자화층(35)은 CO, Fe, NiFe, CoFe, PtMn, IrMn 및 이들의 조합으로 이루어지는 군에서 선택된 임의의 자성물질로 형성한다. 상기 고정자화층(35)은 일정한 그레인 바운더리 (grain boundary)를 갖는 결정성, 즉 롱 레인지 오더 (long range order)의 결

정구조를 가져, 후속공정으로 상기 고정자화층(35) 상부에 형성되는 물질은 균일도가 감소하게 된다.

- <42> 상기 고정자화층(35)의 표면을 분자량이 보론(B) 보다 무거운 이온, 인(P) 또는 비소(As)와 같은 중성원자를 이용하여 물리적으로 충돌시킴으로써 상기 고정자화층(35)의 표면 균일도를 증가시키며 그 상부에 평탄한 구조의 비정질층(37)을 형성한다.
- <43> 상기 비정질층(37) 상부에 터널장벽층 (tunneling barrier layers)(39)을 형성한다.
- <44> 상기 터널장벽층(39) 상부에 자유자화층 (magnetic free layers)(41)을 형성한다. 이 때, 상기 자유자화층(41)은 CO, Fe, NiFe, CoFe, PtMn, IrMn 및 이들의 조합으로 이루어지는 군에서 선택된 임의의 한가지 자성물질로 형성한다.
- <45> 상기 자유자화층(41) 상부에 MTJ 캐핑층(43)을 형성하여 MTJ 물질층을 형성한다.
- <46> 후속공정으로 MTJ 셀 마스크(도시안됨)를 이용한 사진식각공정으로 상기 MTJ 캐핑층(43), 자유자화층(41), 터널장벽층(39) 및 고정자화층(37)을 식각하여 MTJ 셀을 패터닝한다.
- <47> 본 발명의 다른 실시예는 상기 도 2 와 같이 자성물질의 전기적 저항 특성 차이를 이용하는 모든 소자, 자성체를 순차적으로 증착하여 CPP (current perpendicular plain) 방식을 적용한 모든 자성 소자 그리고 전기적 특성 차이를 확보하기 위한 자성막 구조의 패터닝 공정에 적용할 수 있도록 하는 것이다.

【발명의 효과】

- <48> 이상에서 설명한 바와 같이 본 발명에 따른 마그네틱 램의 형성방법은,

<49> 롱 레인지 오더의 결정구조를 갖는 고정자화층의 표면에 분자량이 무거운 이온이나 중성 이온으로 물리적 충돌을 가하여 숏 레인지 오더의 결정구조를 가질 수 있도록 함으로써 반도체소자의 자성을 향상시킬 수 있도록 하여 MTJ 셀의 동작 특성을 향상시킬 수 있는 효과를 제공한다.

【특허청구범위】**【청구항 1】**

하부절연층을 통하여 반도체기판에 접속되는 연결층용 금속층을 형성하는 공정과,

상기 연결층용 금속층 상에 고정자화층을 형성하는 공정과,

상기 고정자화층에 물리적 충격을 가하여 상기 고정자화층의 표면에 비정질층을 형성하는 공정과,

상기 비정질층 상부에 터널장벽층, 자유자화층 및 MTJ 캐핑층을 적층하는 공정과,

MTJ 셀 마스크를 이용한 사진식각공정으로 상기 MTJ 캐핑층, 자유자화층, 터널장벽층 및 고정자화층을 식각하여 MTJ 셀을 패터닝하는 공정을 포함하는 마그네틱 램의 형성방법.

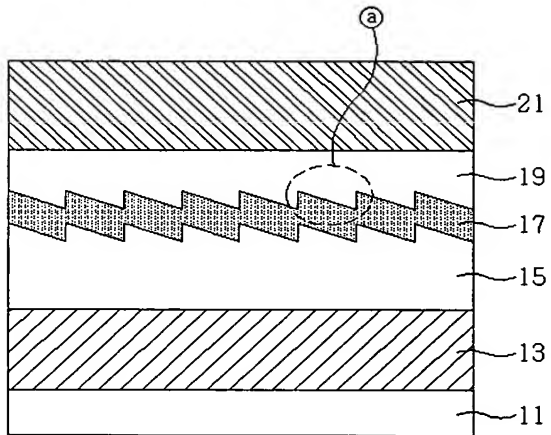
【청구항 2】

제 1 항에 있어서,

상기 물리적 충격은 분자량이 보론 (B) 보다 무거운 이온을 이용하여 실시하거나 인 (P) 또는 비소 (As) 와 같은 중성이온을 이용하여 실시하는 것을 특징으로 하는 마그네틱 램의 형성방법.

【도면】

【도 1】



【도 2】

